# 作业1：了解计算机硬件性能

## Bus（总线）

### 什么是总线

**总线**（Bus）是指[计算机组件](http://zh.wikipedia.org/w/index.php?title=%E8%AE%A1%E7%AE%97%E6%9C%BA%E7%BB%84%E4%BB%B6&action=edit&redlink=1)间规范化的交换[数据](http://zh.wikipedia.org/wiki/%E6%95%B0%E6%8D%AE)（data）的方式，即以一种通用的方式为各组件提供数据传送和[控制逻辑](http://zh.wikipedia.org/w/index.php?title=%E6%8E%A7%E5%88%B6%E9%80%BB%E8%BE%91&action=edit&redlink=1)。从另一个角度来看，如果说[主板](http://zh.wikipedia.org/wiki/%E4%B8%BB%E6%A9%9F%E6%9D%BF)（Mother Board）是一座城市，那么总线就像是城市里的[公共汽车](http://zh.wikipedia.org/wiki/%E5%85%AC%E5%85%B1%E6%B1%BD%E8%BB%8A)（bus），能按照固定行车路线，传输来回不停运作的[比特](http://zh.wikipedia.org/wiki/%E4%BD%8D%E5%85%83)（bit）。这些线路在同一时间内都仅能负责传输一个比特。因此，必须同时采用多条线路才能传送更多数据，而总线可同时传输的数据数就称为宽度（width），以比特为单位，总线宽度愈大，传输性能就愈佳。总线的[带宽](http://zh.wikipedia.org/wiki/%E9%A0%BB%E5%AF%AC)（即单位时间内可以传输的总数据数）为：总线带宽 = 频率 x 宽度（Bytes/sec）。

**PCI Express**，简称**PCI-E**，是[电脑总线](http://zh.wikipedia.org/wiki/%E9%9B%BB%E8%85%A6%E5%8C%AF%E6%B5%81%E6%8E%92)[PCI](http://zh.wikipedia.org/wiki/PCI)的一种，它沿用了现有的PCI[编程](http://zh.wikipedia.org/wiki/%E7%B7%A8%E7%A8%8B)概念及[通信](http://zh.wikipedia.org/wiki/%E9%80%9A%E8%A8%8A)[标准](http://zh.wikipedia.org/wiki/%E6%A0%87%E5%87%86)，但建基于更快的[串行通信](http://zh.wikipedia.org/wiki/%E4%B8%B2%E8%A1%8C%E9%80%9A%E4%BF%A1)系统。[英特尔](http://zh.wikipedia.org/wiki/%E8%8B%B1%E7%89%B9%E7%88%BE)是该接口的主要支持者。PCIe仅应用于内部互连。由于PCIe是基于现有的[PCI](http://zh.wikipedia.org/wiki/PCI)系统，只需修改[物理层](http://zh.wikipedia.org/wiki/%E7%89%A9%E7%90%86%E5%B1%82)而无须修改软件就可将现有PCI系统转换为PCIe。PCIe拥有更快的速率，以取代几乎全部现有的内部[总线](http://zh.wikipedia.org/wiki/%E6%80%BB%E7%BA%BF)（包括[AGP](http://zh.wikipedia.org/wiki/AGP)和[PCI](http://zh.wikipedia.org/wiki/PCI" \o "PCI)）。[英特尔](http://zh.wikipedia.org/wiki/%E8%8B%B1%E7%89%B9%E7%88%BE" \o "英特尔)希望将来能用一个PCIe控制器和所有外部设备交流，取代现有的[南桥](http://zh.wikipedia.org/wiki/%E5%8D%97%E6%A1%A5)／[北桥](http://zh.wikipedia.org/wiki/%E5%8C%97%E6%A1%A5)方案。

——维基百科 [总线](http://zh.wikipedia.org/wiki/I/O%E6%80%BB%E7%BA%BF) [PCI Express](http://zh.wikipedia.org/wiki/PCI_Express)

PC上一般有五种总线：

数据总线（Data Bus）：在CPU与RAM之间来回传送需要处理或是需要储存的数据。

[地址总线](http://zh.wikipedia.org/wiki/%E5%9C%B0%E5%9D%80%E7%B8%BD%E7%B7%9A)（Address Bus）：用来指定在RAM（Random Access Memory）之中储存的数据的地址。

[控制总线](http://zh.wikipedia.org/wiki/%E6%8E%A7%E5%88%B6%E5%8C%AF%E6%B5%81%E6%8E%92)（Control Bus）：将微处理器控制单元（Control Unit）的信号，传送到周边设备，一般常见的为USB Bus和1394 Bus。

扩展总线（Expansion Bus）：可连接扩展槽和电脑。

局部总线（Local Bus）：取代更高速数据传输的扩展总线。

### [总线性能指标](http://www.tyut.edu.cn/kecheng1/2008/site08/courseware/chapter8/8.1.2.htm)

　　总线的性能指标有多个方面，下面五条是容易理解且比较重要的。

1．总线宽度

　　总线宽度指的是总线中数据总线的数量，用bit（位）表示，总线宽度有8位、16位、32位和64位之分。显然，总线的数据传输量与总线宽度成正比。

2．总线时钟

　　总线时钟是总线中各种信号的定时标准。一般来说，总线时钟频率越高，其单位时间内数据传输量越大，但不完全成正比例关系。

3．最大数据传输速率

　　最大数据传输速率指的是在总线中每秒钟传输的最大字节量，用MB/s表示，即每秒多少兆字节。

　　在现代微机中，一般可做到一个总线时钟周期完成一次数据传输，因此，总线的最大数据传输速率为总线宽度除以8（每次传输的字节数）再乘以总线时钟频率。

　　例如，PCI总线的宽度为32位，总线时钟频率为33MHz，则最大数据传输速率为32÷8×33＝132MB/s。但有些总线采用了一些新技术（如在时钟脉冲的上升沿和下降沿都选通等），使最大数据传输速率比上面的计算结果高。

　　总线是用来传输数据的，所采取的各项提高性能的措施，最终都要反映在传输速率上，**所以在诸多指标中最大数据传输速率是最重要的。**

　　最大数据传输速率有时也被称为带宽（bandwidth）。

4．信号线数

　　信号线数是总线中信号线的总数，包括数据总线、地址总线和控制总线。信号线数与性能不成正比，但反映了总线的复杂程度。

5．负载能力

　　负载能力是总线带负载的能力。该能力强，表明可多接一些总线板卡。当然，不同的板卡对总线的负载是不一样的，所接板卡负载的总和不应超过总线的最大负载能力。

## Memory（内存）

### 什么是内存

**计算机内存**（[英语](http://zh.wikipedia.org/wiki/%E8%8B%B1%E8%AF%AD)：**Computer memory**）是一种利用[半导体技术](http://zh.wikipedia.org/w/index.php?title=%E5%8D%8A%E5%B0%8E%E9%AB%94%E6%8A%80%E8%A1%93&action=edit&redlink=1)做成的电子设备，用来存储[数据](http://zh.wikipedia.org/wiki/%E8%B3%87%E6%96%99)。[电子电路](http://zh.wikipedia.org/wiki/%E9%9B%BB%E5%AD%90%E9%9B%BB%E8%B7%AF)的数据是以[二进制](http://zh.wikipedia.org/wiki/%E4%BA%8C%E9%80%B2%E4%BD%8D)的方式存储，存储器的每一个存储单元称做记忆元。

内存是计算机中重要的部件之一，它是与CPU进行沟通的桥梁。计算机中所有程序的运行都是在内存中进行的，因此内存的性能对计算机的影响非常大。内存(Memory)也被称为内存储器，其作用是**暂时存放CPU中的运算数据，以及与硬盘等外部存储器交换的数据。**只要计算机在运行中，CPU就会把需要运算的数据调到内存中进行运算，当运算完成后CPU再将结果传送出来，内存的运行也决定了计算机的稳定运行。 内存是由内存芯片、电路板、金手指等部分组成的。

### 内存的性能指标

内存的性能取决于容量、频率、时序。

1. **内存容量(越大越好）**

21世纪初期，主流配置为2G，对于大型图片和数据处理，一般建议配置最好能在4G以上。

1. **内存频率（越高越好）**

**内存主频决定着该内存最高能在什么样的频率正常工作。目前较为主流的内存频率是333MHz和400MHz的DDR内存，667MHz、800MHz和1066MHz的DDR2内存，1066MHz、1333MHz、1600MHz的DDR3内存。**

1. **时序（越低越好）**

时序表示内存完成一项工作所需要的时间周期，时间越长，则表示执行效率越低。DDR2内存的时序为CL5/CL6，DDR3内存则为CL9/CL11。整体而言，内存的时序呈现频率越高，内存延迟越大。

### SDRAM,DDR,DDR2,DDR3,DDR4

自Intel Celeron系列以及AMD K6处理器以及相关的主板芯片组推出后，EDO DRAM内存性能再也无法满足需要了，内存技术必须彻底得到个革新才能满足新一代CPU架构的需求，此时内存开始进入比较经典的SDRAM时代。

DDR SDRAM(Double Data Rate SDRAM）简称DDR，也就是“双倍速率SDRAM”的意思。DDR可以说是SDRAM的升级版本，DDR在时钟信号上升沿与下降沿各传输一次数据，这使得DDR的[数据传输速度](http://baike.baidu.com/view/2827566.htm)为传统SDRAM的两倍。由于仅多采用了下降缘信号，因此并不会造成能耗增加。至于定址与[控制信号](http://baike.baidu.com/view/8407048.htm)则与传统SDRAM相同，仅在时钟上升缘传输。

随着CPU 性能不断提高，我们对[内存](http://baike.baidu.com/view/1082.htm)性能的要求也逐步升级。不可否认，紧紧依高频率提升带宽的DDR迟早会力不从心，因此JEDEC 组织很早就开始酝酿DDR2 标准，加上LGA775接口的915/925以及最新的945等新平台开始对DDR2[内存](http://baike.baidu.com/view/1082.htm)的支持，所以DDR2内存将开始演义内存领域的今天。

DDR3相比起DDR2有更低的工作电压，从DDR2的1.8V降落到1.5V，性能更好更为省电；DDR2的4bit预读升级为8bit预读。DDR3目前最高能够达到2000Mhz的速度，尽管目前最为快速的DDR2[内存速度](http://baike.baidu.com/view/188792.htm)已经提升到800Mhz/1066Mhz的速度，但是DDR3[内存](http://baike.baidu.com/view/1082.htm)模组仍会从1066Mhz起跳。

[内存](http://baike.baidu.com/view/1082.htm)厂商预计在2012年，[DDR4](http://baike.baidu.com/view/1372008.htm)时代将开启，起步频率降至1.2V，而频率提升至2133MHz，次年进一步将电压降至1.0V，频率则实现2667MHz。

### 参考资料

1. <http://zh.wikipedia.org/wiki/%E5%86%85%E5%AD%98> Wikipedia-计算机内存

2. <http://baike.baidu.com/view/1082.htm> 百度百科-内存

3. <http://memory.zol.com.cn/331/3318287.html> 中关村在线

4. <http://baike.baidu.com/view/1658496.htm> 百度百科-内存容量

5. <http://baike.baidu.com/view/942607.htm> 百度百科-内存频率

## Storage Devices（存储设备）

### 硬盘

### U盘

### 光盘

## Input Devices（输入设备）

### 键盘

### 鼠标

### Unidentified Device…

## Output Devices（输出设备）

### 显示器

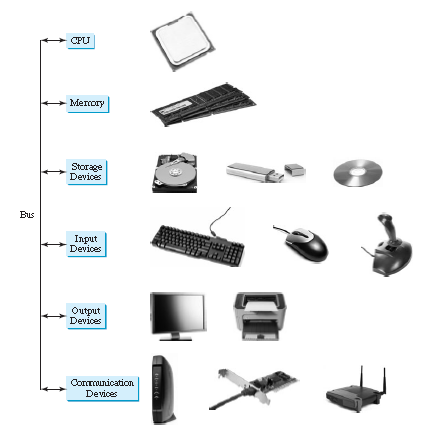
### 打印机

## Communication Devices（通信设备）

### Modem

### USB

### 路由器

******

# **作业2：了解计算机操作系统**

